

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 1 月 20 日 (20.01.2005)

PCT

(10) 国際公開番号
WO 2005/006302 A1

(51) 国際特許分類⁷: G09G 3/36, 3/20, G02F 1/133

(21) 国際出願番号: PCT/JP2004/009905

(22) 国際出願日: 2004 年 7 月 6 日 (06.07.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2003-272250 2003 年 7 月 9 日 (09.07.2003) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 木田 芳利 (KIDA, Yoshitoshi) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP). 仲島

義晴 (NAKAJIMA, Yoshiharu) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 多田 繁範 (TADA, Shigenori); 〒1700013 東京都豊島区東池袋 2 丁目 4 5 番 2 号 ステラビル501 多田特許事務所 Tokyo (JP).

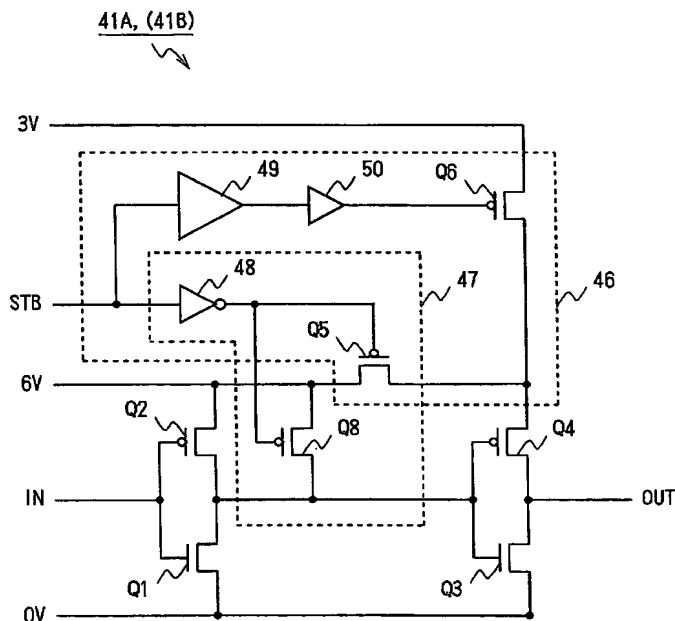
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: FLAT DISPLAY DEVICE AND INTEGRATED CIRCUIT

(54) 発明の名称: フラットディスプレイ装置及び集積回路



(57) Abstract: The invention is applied to, for example, a liquid crystal display device with which a driver circuit is integrally formed on an insulating substrate. An active element, which complementarily performs on-off control actions, is used to input a process result from a circuit block (41A,41B) of a higher power supply voltage to that of a lower power supply voltage. The falling edge of this higher power supply voltage is used to set the output of this active element to a predetermined level.

[続葉有]



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: 本発明は、例えば絶縁基板上に駆動回路を一体に形成した液晶表示装置に適用して、電源電圧が高い側の回路ブロック41A、41Bからの処理結果を相補的にオンオフ動作するアクティブ素子により電源電圧の低い側に入力し、この高い側の電源電圧の立ち下がりによりこのアクティブ素子の出力を所定レベルに設定する。